

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Attorney Docket No. 249/449

In re patent application of

Jun-young KIM, et al.

Group Art Unit: (Unassigned)

Serial No. (Unassigned)

Examiner: (Unassigned)

Filed: Concurrently

For: SILICON OPTOELECTRONIC DEVICE AND OPTICAL SIGNAL INPUT AND/OR
OUTPUT APPARATUS USING THE SAME

CLAIM FOR CONVENTION PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, VA. 22313-1450

Sir:

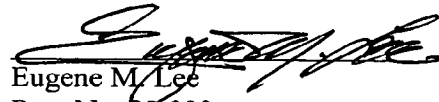
The benefit of the filing date of the following prior foreign application filed in the following foreign country is hereby requested, and the right of priority provided in 35 U.S.C. § 119 is hereby claimed.

In support of this claim, filed herewith is a certified copy of said original foreign application:

Korean Application No. 2003-11638, filed February 25, 2003.

Respectfully submitted,

February 25, 2004
Date


Eugene M. Lee
Reg. No. 92,039
Richard A. Sterba
Reg. No. 43,162

LEE & STERBA, P.C.
1101 Wilson Boulevard Suite 2000
Arlington, VA 20009
Telephone: (703) 525-0978



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0011638
Application Number

출원년월일 : 2003년 02월 25일
Date of Application
FEB 25, 2003

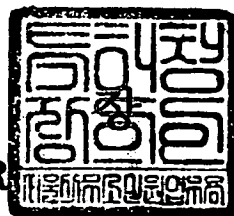
출원인 : 삼성전자주식회사
Applicant(s) SAMSUNG ELECTRONICS CO., LTD.



2003 년 03 월 13 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0007
【제출일자】	2003.02.25
【국제특허분류】	G02B
【발명의 명칭】	실리콘 광소자 및 이를 적용한 광신호 입출력장치
【발명의 영문명칭】	Silicon optoelectronic device and optical signal input/output apparatus applying it
【출원인】	
【명칭】	삼성전자 주식회사
【출원인코드】	1-1998-104271-3
【대리인】	
【성명】	이영필
【대리인코드】	9-1998-000334-6
【포괄위임등록번호】	2003-003435-0
【대리인】	
【성명】	이해영
【대리인코드】	9-1999-000227-4
【포괄위임등록번호】	2003-003436-7
【발명자】	
【성명의 국문표기】	김준영
【성명의 영문표기】	KIM, Jun Young
【주민등록번호】	691008-1267829
【우편번호】	435-010
【주소】	경기도 군포시 당동 두산아파트 103동 302호
【국적】	KR
【발명자】	
【성명의 국문표기】	최병룡
【성명의 영문표기】	CHOI, Byoung Lyong
【주민등록번호】	620714-1000228

【우편번호】 137-063
【주소】 서울특별시 서초구 방배3동 593-94 신성빌라 가동 103호
【국적】 KR
【발명자】
【성명의 국문표기】 이은경
【성명의 영문표기】 LEE, Eun Kyung
【주민등록번호】 661012-2079613
【우편번호】 442-370
【주소】 경기도 수원시 팔달구 매탄동 우남퍼스트빌아파트 202동 502호
【국적】 KR
【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대리인 이영필 (인) 대리인 이해영 (인)
【수수료】
【기본출원료】 20 면 29,000 원
【가산출원료】 31 면 31,000 원
【우선권주장료】 0 건 0 원
【심사청구료】 0 항 0 원
【합계】 60,000 원
【첨부서류】 1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

n형 또는 p형의 실리콘에 기반을 둔 기판과, 수광 및 발광이 일어나도록 기판의 일면에 소정의 도판트에 의해 기판과 반대형으로 극도로 얇게 도핑되고 발광 및 수광이 일어날 수 있도록 된 도핑 영역과, 도핑 영역을 공유하며 기판의 도핑 영역이 형성된 일면에 형성된 발광소자부 및 수광소자부;를 포함하는 것을 특징으로 하는 실리콘 광소자 및 이를 적용한 광신호 입출력장치가 개시되어 있다.

개시된 실리콘 광소자는, 증폭 기능을 하는 회로를 내장하고 있으며, 발광 및 수광을 선택적으로 행할 수 있으며, 발광지속시간 및 수광지속시간의 제어가 용이하다.

【대표도】

도 2

【명세서】

【발명의 명칭】

실리콘 광소자 및 이를 적용한 광신호 입출력장치{Silicon optoelectronic device and optical signal input/output apparatus applying it}

【도면의 간단한 설명】

- 도 1은 일반적인 컴퓨터 시스템을 개략적으로 보인 도면,
도 2는 본 발명에 따른 실리콘 광소자 및 그 외부 구동회로를 함께 나타낸 도면,
도 3은 도 2의 본 발명에 따른 실리콘 광소자의 발광 및 수광에 기여하는 부분들의 접합 구조와 발광 동작이 일어나도록 회로가 작동된 상태를 보인 도면,
도 4는 도 2에 도시된 발광소자부에 대한 등가 구조를 보인 도면,
도 5는 도 2의 2단 트랜지스터를 내장한 발광소자부에 대한 등가기호를 보인 도면,
도 6은 도 2의 본 발명에 따른 실리콘 광소자의 발광 및 수광에 기여하는 부분들의 접합 구조와 수광 동작이 일어나도록 회로가 작동된 상태를 보인 도면,
도 7은 본 발명의 제1실시예에 따른 화상 입출력장치를 개략적으로 보인 도면,
도 8은 본 발명의 제2실시예에 따른 화상 입출력장치를 개략적으로 보인 분리 사시도,
도 9는 도 8에 도시된 칼라 필터의 구조를 개략적으로 보인 평면도,
도 10은 본 발명의 제3실시예에 따른 화상 입출력장치를 개략적으로 보인 도면,
도 11은 본 발명에 따른 화상 입출력장치가 디지털 텔레비전으로 사용되는 실시예를 보인 도면.

<도면의 주요부분에 대한 부호의 설명>

10...실리콘 광소자	11...기판
20...광소자부	21,23,31...제1 내지 제3반도체 물질부
24...p-n 접합 부위	25...도핑 영역
26, 27,35...제1 내지 제3전극	28,37...제1 및 제2게이트 전극
30...수광소자부	120,140...실리콘 광소자 패널
130...칼라 필터	150...디지털 텔레비전
G1,G2...제1 및 제2게이트	

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<20> 본 발명은 실리콘 광소자 및 이를 적용한 광신호 입출력장치에 관한 것으로, 보다 상세하게는 발광과 수광을 모두 행할 수 있도록 된 실리콘 광소자 및 이를 적용한 광신호 입출력장치에 관한 것이다.

<21> 실리콘 반도체 기판에는 논리 소자, 연산 소자 및 드라이브 소자 등을 높은 신뢰성을 가지고 고집적도로 집적할 수 있으며, 실리콘의 가격이 싸기 때문에 화합물 반도체에 비해 훨씬 저가로, 고집적 회로를 실현할 수 있는 이점이 있다. 따라서, 대부분의 집적회로는 실리콘(Si)을 기본 재료로 사용하고 있다.

- <22> 이러한 실리콘은 간접 천이 밴드갭을 가져, 발광이 일어나기 어렵기 때문에, 통상적으로, LED(Light Emitting Diode)와 같은 발광 소자는 직접 천이 밴드갭을 가져 발광이 쉽게 일어날 수 있는 화합물 반도체 물질을 사용하여 제조된다.
- <23> 발광소자는 임계 전류 이상의 전류를 인가될 때에만 발광이 일어나므로, 통상적으로 발광소자에 적정 전류를 공급하기 위해서는, 작은 전류를 발광소자를 발진시키기에 적합한 전류로 증폭시키는 증폭 회로 및/또는 발광 온-오프 동작을 제어하기 위한 스위칭 회로 등을 필요로 한다.
- <24> 그런데, 화합물 반도체를 사용하여 제조되는 발광 소자와 실리콘을 이용하여 제조되는 증폭 회로 및/또는 스위칭 회로는 이종접합 문제로 인하여, 일련의 반도체 제조공정을 통해 단일체로 제조하는 것이 불가능하다.
- <25> 따라서, 화합물 반도체를 이용한 발광 소자에는 외부적으로 별도로 제조된 증폭 회로 및/또는 스위칭 회로를 설치해야만 한다.
- <26> 이와 같이 발광 소자에 별도로 제조된 증폭 회로를 외부적으로 장착하면, 외부 전원선의 리액턴스나 캐패시턴스의 기생 효과에 의해 고속 스위칭이 어려운 단점이 있다.
- <27> 또한, 화합물 반도체를 이용한 발광 소자를 어레이로 형성하여 디스플레이 장치(display device) 등으로 사용하고자 하는 경우, 화소 단위로 발광 동작이 일어날 수 있도록 스위칭 회로를 외부적으로 장착해줘야 하는데, 이 경우, 사용 전류의 턴-온(turn-on) 시간과 턴-오프(turn-off) 시간을 화소 단위로 조절하기가 어려워, 발광 지속시간의 제어가 어려운 단점이 있다.

<28> 한편, 인터넷을 이용한 통신, 이동 전화 사용시 등에 상대방이 보낸 화상을 모니터로 디스플레이하여 보는 것뿐만 아니라, 작업자가 원하는 피사체를 촬영하여 상대방에서 전송하고자하는 요구가 증대되고 있다.

<29> 이러한 요구에 부응하도록 예를 들어, 컴퓨터 시스템에는 도 1에 도시된 바와 같이, 화상을 디스플레이하는 컴퓨터용 모니터(1)와 별도로, 작업자가 원하는 피사체를 촬영하여 상대방에게 전송할 수 있도록 카메라(2)를 장착하는 것이 일반적인 추세이다. 도 1에서 참조번호 3은 컴퓨터 본체, 참조번호 4는 문자 입력을 위한 키보드를 나타낸다.

<30> 이와 같이, 일반적인 컴퓨터용 모니터와 같은 종래의 디스플레이장치는 단순히 디스플레이만을 할 수 있기 때문에, 예를 들어, 상대방과 화상 통신을 하려면, 작업자가 원하는 피사체를 촬영하기 위한 별도의 카메라가 필요하다.

<31> 작업자가 디스플레이장치에 디스플레이되는 화상을 보는 것을 방해받지 않으면서 카메라로 작업자 본인을 촬영하려면, 카메라를 디스플레이장치에서 벗어난 쪽에 위치시켜야 한다. 이 경우, 디스플레이장치에 디스플레이되는 화상을 정면으로 보고 있는 작업자 자신을 정면에서 카메라로 촬영하는 것은 불가능하게 되고, 이에 기인하여 양방향 화상 통신시 생동감이 반감되는 문제점이 있다.

【발명이 이루고자 하는 기술적 과제】

<32> 본 발명은 상기한 바와 같은 점을 감안하여 안출된 것으로, 실리콘에 기반을 둔 기판에 형성되며, 증폭 기능을 하는 회로를 내장하고 있으며, 발광 및 수광을 선택적으로 행할 수 있으며, 발광지속시간 및 수광지속시간의 제어가 용이한 실리콘 광소자를 제공하는데 그 목적이 있다.

<33> 또한, 본 발명은 상기와 같은 실리콘 광소자 어레이를 적용하여, 양방향 정보 전달 용으로 사용될 수 있는 광신호 입출력장치를 제공하는데 그 목적이 있다.

【발명의 구성 및 작용】

<34> 상기 목적을 달성하기 위한 본 발명에 따른 실리콘 광소자는, n형 또는 p형의 실리콘에 기반을 둔 기판과; 수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑되고, 발광 및 수광이 일어날 수 있도록 된 도핑 영역과; 상기 도핑 영역을 공유하며, 상기 기판의 상기 도핑 영역이 형성된 일면에 형성된 발광소자부 및 수광소자부;를 포함하는 것을 특징으로 한다.

<35> 여기서, 상기 발광소자부는, GTO 사이리스터 구조를 이루도록 된 것이 바람직하다.

<36> 상기 발광소자부는, 상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제1반도체 물질부와; 상기 기판의 일면에 상기 제1반도체 물질부와 인접되게 상기 제1반도체 물질부와 반대형으로 도핑 형성된 제2반도체 물질부와; 발광 동작 제어를 위한 전기적인 신호 및/또는 발광 전원을 입력하기 위한 전극 구조;를 포함하며, 상기 전극 구조는, 상기 도핑 영역에 전기적으로 연결된 제1전극과; 상기 제2반도체 물질부에 전기적으로 연결된 제2전극과; 상기 제1반도체 물질부에 전기적으로 연결된 제1게이트 전극;을 포함하여 구성될 수 있다.

<37> 상기 수광소자부는, 상기 기판 및 도핑 영역과 함께 MOS형 트랜지스터 구조를 이루도록 된 것이 바람직하다.

<38> 상기 수광소자부는, 상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제3반도체 물질부와; 상기 기판의 일면 상의

상기 제3반도체 물질부와 상기 도핑 영역 사이에 위치하도록 형성된 산화막과; 상기 제3 반도체 물질부 상에 형성된 제3전극과; 상기 산화막 상에 형성된 제2게이트 전극;을 포함하여 구성될 수 있다.

<39> 본 발명에 따른 실리콘 광소자는, 발광 전원이 상기 발광소자부에 선택적으로 연결 및 수광을 위한 역바이어스 전원 및/또는 부하저항이 상기 수광소자부에 선택적으로 연결되도록 하는 스위칭 회로;를 더 구비할 수 있다.

<40> 여기서, 상기 스위칭 회로는, 발광 전원이 발광소자부에 선택적으로 연결되도록 하는 제1스위치와, 수광을 위한 역바이어스 전원 및/또는 부하저항이 상기 수광소자부에 선택적으로 연결되도록 하는 제2스위치;를 포함하며, 상기 제1스위치가 켜지면 제2스위치는 꺼지고, 제2스위치가 켜지면 제1스위치는 꺼지는 CMOS 논리로 구성된 것이 바람직하다.

<41> 이때, 상기 제1 및 제2스위치는 상기 기판에 일체형으로 형성되는 것이 바람직하다.

<42> 한편, 상기 도핑 영역 주위의 상기 기판의 일면으로부터 소정 깊이에 누설전류 차단을 위한 블록킹 영역;을 더 구비하는 것이 바람직하다.

<43> 상기 목적을 달성하기 위한 본 발명에 따른 광신호 입출력장치는, n형 또는 p형의 실리콘에 기반을 둔 기판에 광신호를 입력 및 출력할 수 있는 복수의 실리콘 광소자가 일차원 또는 이차원 어레이로 배열되고, 각 실리콘 광소자에서의 광신호의 선택적 입력 및 출력 동작이 가능하도록 전극 구조가 패터닝된 실리콘 광소자 패넬;을 구비하며, 상기 실리콘 광소자는, 수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에

의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과; 상기 도핑 영역을 공유하며, 상기 기판의 도핑 영역이 형성된 일면에 형성된 발광소자부 및 수광소자부;를 포함하는 것을 특징으로 한다.

<44> 여기서, 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성되어, 화상 입력 및 출력용으로 사용될 수 있다.

<45> 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성되어 있으며, 각 화소에 대응하는 세 개 이상의 실리콘 광소자는 칼라 화상을 구현하기 위한 서로 다른 파장의 광을 발광 및 수광하도록 될 수도 있다.

<46> 이때, 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성되어 있으며, 상기 실리콘 광소자 패널의 전면에 칼라 화상을 구현하기 위한 칼라 필터;를 더 구비하는 것이 바람직하다.

<47> 이하, 첨부된 도면들을 참조하면서 본 발명에 따른 실리콘 광소자 및 이를 적용한 광신호 입출력장치의 바람직한 실시예들을 상세히 설명한다.

<48> 도 2는 본 발명의 제1실시예에 따른 실리콘 광소자(10) 및 그 외부 회로(40)를 함께 나타낸 도면이다.

<49> 도면을 참조하면, 본 발명의 제1실시예에 따른 실리콘 광소자(10)는, n형 또는 p형의 실리콘에 기반을 둔 기판(11)과, 발광 및 수광이 일어나도록 형성된 도핑 영역(25)과, 상기 도핑 영역(25)을 공유하며 상기 기판(11)의 도핑 영역(25)이 형성된 동일 면에 형성된 발광소자부(20) 및 수광소자부(30)를 포함하여 구성된다.

- <50> 또한, 상기 실리콘 광소자(10)는 발광 및 수광 동작의 제어를 위한 전기적인 신호를 입력하거나 발광 전원(V1) 및/또는 수광을 위한 역바이어스 전원(V2)을 입력하고, 수광신호를 출력하기 위한 전극 구조를 더 구비하는 것이 바람직하다.
- <51> 또한, 상기 실리콘 광소자(10)는 발광 전원(V1)이 상기 발광소자부(20)에 선택적으로 연결 및 수광을 위한 역바이어스 전원(V2) 및 부하 저항(R)이 상기 수광소자부(30)에 선택적으로 연결되도록 하는 부가적인 스위칭 회로를 더 구비하는 것이 바람직하다.
- <52> 상기 기판(11)은 실리콘(Si)을 포함하는 소정의 반도체 물질 예컨대, Si, SiC 또는 다이아몬드로 이루어진 실리콘에 기반을 둔 반도체 기판으로서, n형 또는 p형으로 도핑된 것이다. 예를 들어, 상기 기판(11)으로는 n형으로 도핑된 단결정 실리콘 웨이퍼가 사용될 수 있다.
- <53> 상기 도핑 영역(25)은 상기 기판(11)의 일면에 상기 기판(11)과 반대형으로 극도로 얇게 도핑 형성된 것이 바람직하다. 상기 도핑 영역(25)은 수광 및 발광이 일어나도록, 비평형 확산 공정 또는 임플란테이션 공정에 의해 도판트를 주입시켜 도핑 형성된다.
- <54> 본 출원인은 대한민국특허출원 2002-1431호(2002년 1월 10일, "실리콘 광소자 및 이를 적용한 발광 디바이스 장치) 등에 실리콘에 기반을 둔 기판에 그 p-n 접합 부위에 양자 구조가 형성되도록 극도로 얇게 도핑된 도핑 영역을 갖는 실리콘 광소자를 제안한 바 있다.
- <55> 상기 도핑 영역(25)은, 상기 출원에서 제안한 바와 같이, 소정의 도판트 예컨대, 붕소(boron) 또는 인(phosphorous)을 제어막(미도시)의 개구를 통하여 상기 기판(11) 내로 비평형 확산시켜 상기 기판(11)과 반대형 예컨대, p++형으로 도핑 형성될 수 있다.

- <56> 상기 기판(11)이 n형으로 도핑되어 있으면, 도핑 영역(25)은 p++형으로 도핑되고, 상기 기판(11)이 p형으로 도핑되어 있으면, 상기 도핑 영역(25)은 이와 반대형으로 도핑된다.
- <57> 여기서, 상기 제어막은 도핑 영역이 극도로 얇은 도핑 깊이로 형성되도록 하는 적정 두께를 갖는 실리콘 산화막(SiO_2)인 것이 바람직하다. 이 제어막은 예를 들어, 기판(11)의 일면 상의 도핑 영역(25)을 형성하고자 하는 위치에 실리콘 산화막(SiO_2 layer)을 형성한 다음, 확산 공정을 위한 개구 부분을 포토리소그래피 공정을 이용하여 식각해냄으로써 마스크 구조로 형성된다.
- <58> 상기 제어막은 도핑 영역 형성시 마스크로서 기능을 하며, 도핑 영역(25)이 원하는 극도로 얇은 깊이로 형성되도록 한다. 도 2는 도핑 영역(25)을 형성한 후에 제어막을 제거한 경우를 보여준다.
- <59> 소정의 도판트 예컨대, 붕소(boron) 또는 인(phosphorous)을 제어막의 개구를 통하여 기판(11) 내로 예컨대, 비평형 확산 공정에 의해 주입시키면, 기판(11)과 반대형 예컨대, p++형으로 극도로 얇게 도핑되고, 기판(11)과의 p-n 접합 부위(24)에 양자 구조를 갖는 도핑 영역(25)이 얻어진다. 상기 p-n 접합 부위(24)에는 서로 다른 도핑 영역이 교대로 위치되는 양자 구조를 가지는데, 우물과 barrier는 예를 들어, 대략 2nm, 3nm 정도가 된다.
- <60> 기판(11)과의 p-n 접합 부위(24)에 양자 구조를 가지는 극도로 얇은 도핑 영역(25)을 형성하기 위해 비평형 확산 공정만이 이용되는 것은 아니며, 원하는 얇은 깊이로 도핑 영역(25)을 형성할 수만 있다면, 도핑 영역(25)을 형성하는데 예컨대, 임플란테이션 공정도 사용될 수 있다.

- <61> 상기와 같이, 도핑 영역(25)이 극도로 얇은 깊이로 형성되도록 도핑 공정을 제어하면, 도핑 영역(25)의 기판(11)과의 경계 부분 즉, p-n 접합 부위(24)에 양자 우물(quantum well), 양자 점(quantum dot) 및 양자 선(quantum wire) 중 적어도 어느 하나로 된 양자 구조가 형성되어 양자구속효과에 의한 광전 변환 효과를 나타낼 수 있게 된다.
- <62> 여기서, 상기 p-n 접합 부위(24)에는 주로는 양자 우물이 형성되며, 양자 점이나 양자 선이 형성될 수도 있다. 또한, 상기 p-n 접합 부위(24)에는 양자 우물, 양자 점, 양자 선 중 두 가지 이상이 복합된 양자 구조가 형성될 수도 있다.
- <63> 이와 같이 p-n 접합 부위(24)에 양자 구조를 형성하는 극도로 얇은 도핑은 상기 제어막의 두께 및 확산 공정 조건 등을 최적으로 제어함으로써 형성될 수 있다.
- <64> 확산 공정 중 적절한 확산 온도 및 기판(11) 표면의 극소 결함 패턴에 의한 변형된 포텐셜(deformed potential)에 의해 확산 프로파일(profile)의 두께가 예컨대, 10-20 nm로 조절될 수 있으며, 이와 같이 극도로 얇은 확산 프로파일에 의해 양자 구조가 생성되게 된다. 여기서, 기판(11) 표면의 포텐셜은 초기 제어막의 두께와 표면전처리에 의해 변형되고 공정이 진행됨에 따라 심화된다.
- <65> 확산 기술 분야에서 알려진 바에 의하면, 실리콘 산화막의 두께가 적정 두께(수천 Å)보다 두껍거나 저온이면, vacancy(빈자리)가 주로 확산에 영향을 미쳐 확산이 깊이 일어나게 되며, 실리콘 산화막의 두께가 적정 두께보다 얇거나 고온이면 Si self-interstitial(자기 틈새)이 주로 확산에 영향을 미쳐 확산이 깊이 일어나게 된다. 따라서, 실리콘 산화막을 Si self-interstitial 및 vacancy가 유사한 비율로 발생하는 적정 두께로 형성하면, Si self-interstitial과 vacancy가 서로 결합되어 도판트의 확산

을 촉진하지 않게 되므로, 극도로 얇은 도핑이 가능해진다. 여기서, vacancy 및 self-interstitial과 관련한 물리적인 성질은 확산과 관련한 기술분야에서는 잘 알려져 있으므로, 보다 자세한 설명은 생략한다.

<66> 상기와 같이, 도핑 영역(25)을 극도로 얇은 깊이로 형성하는 공정 중에, 도핑 영역(25)과 기판(11)과의 p-n 접합 부위(24)에는 양자 구조가 형성되어, 양자구속효과에 의해 높은 양자 효율로 광전 변환 효과 즉, 전자와 정공 쌍의 생성 결합 및 소멸 결합을 나타낼 수 있어, 본 발명에 따른 실리콘 광소자(10)는 발광 동작 및 수광 동작을 한다.

<67> 예를 들어, 도핑 영역(25)에 발광 동작을 위한 전류가 인가되면, 캐리어들 즉, 전자와 정공은 상기 p-n 접합 부위(24)의 양자 구조에 주입되고, 양자 구조내의 부 밴드 에너지(subband energy) 레벨을 통해 재결합(소멸 결합)된다. 이때, 캐리어들이 결합되는 상태에 따라 소정 파장의 전장 발광(electro luminescence :EL)이 발생하며, 발생하는 광량은 인가된 전류의 크기에 따라 가변된다.

<68> 또한, 상기 도핑 영역(25)에 외부로부터 광이 입사되면, p-n 접합 부위(24)에서 광자를 흡수하여 전자-정공 쌍을 생성하고, 전자와 정공은 그 p-n 접합 부위(24)에 형성된 양자 구조내의 부 밴드 에너지 레벨로 각각 여기된다. 따라서, 출력단에 도 2에 보여진 바와 같이, 부하 저항(R)이 연결되어 있으면, 조사된 광량에 비례하는 신호(V_{out})가 출력된다.

<69> 이때, 상기 도핑 영역(25)에서의 발광 및 흡수 파장은 기판(11) 표면 (실제로는, 도핑 영역(25) 표면)에 형성되는 극소 결함(micro-defect)에 기인한 극소 캐버티(micro-cavity)에 의해 정해진다. 따라서, 제작 공정에 의해 극소 캐버티의 크기를 조절하면, 원하는 흡수 및 발광 파장대역의 실리콘 광소자(10)를 얻을 수 있다.

- <70> 여기서, 전장 발광(EL)의 강도 및 흡수율은 기판(11) 표면에 형성되는 극소 결함에 기인한 극소 캐버티의 공진 파장과 잘 맞을 경우 증폭될 수 있다.
- <71> 따라서, 제작 공정에 의해 극소 캐버티의 크기를 조절하면, 본 발명에 따른 실리콘 광소자(10)가 특정 파장영역에 대해 발광 동작 및 수광 동작을 하도록 할 수 있으며, 극소 캐버티의 크기를 다양하게 하여 백색광을 발광 및 흡수하도록 할 수도 있다. 즉, 극소 캐버티의 크기를 일정하게 하면, 실리콘 광소자(10)는 특정 파장의 광 예컨대, 적색, 녹색 또는 청색광을 출력 및 흡수하게 된다. 또한, 극소 캐버티의 크기가 다양화되면, 실리콘 광소자(10)는 다양한 파장의 광 즉, 백색광을 출력 및 흡수하게 된다.
- <72> 본 발명에 따른 실리콘 광소자(10)에서 구현 가능한 파장 범위는 매우 짧은 파장영역부터 긴 파장영역(예를 들어, 자외선(UV) ~ 적외선(IR))까지 될 수 있다. 따라서, 본 발명에 따른 실리콘 광소자(10)는 백색광을 출력 및 흡수하는 것도 가능하다.
- <73> 여기서, 극소 캐버티는 도핑 영역(25) 표면에 형성된 미소 결함에 의한 변형된 포텐셜(deformed potential) 때문에 생긴다. 따라서, 변형된 포텐셜을 조절함으로써 양자 우물의 변형이 가능하며, 이에 따라 극소 캐버티가 정해진다. 그러므로, 극소 캐버티를 조절하면 원하는 특정 파장영역 예컨대, 적색, 녹색 또는 청색 파장의 광 또는 백색광이 발광 및 흡수되도록 할 수 있다.
- <74> 상기와 같은 극도로 얇게 도핑된 도핑 영역(25)을 가지는 실리콘 광소자(10)에서는 도핑 영역(25)의 p-n 접합 부위(24)에서 전하분포 포텐셜의 국부적인 변화로 인하여 양자 구속 효과가 발생하며, 양자 구조내에 부밴드 에너지(subband energy) 레벨이 형성되어 있으므로, 높은 양자효율을 가진다.

- <75> 한편, 본 발명에 따른 실리콘 광소자(10)는 발광소자부(20)와 수광소자부(30)가 기판(11)의 도핑 영역(25)이 형성된 동일 면에 형성되는 플래너(planar) 구조를 가진다.
- <76> 본 발명에 따른 실리콘 광소자(10)에 있어서, 상기 발광소자부(20)는 GTO 사이리스터(gate turn off thyristor) 구조를 이루도록 된 것이 바람직하다.
- <77> GTO 사이리스터는 사이리스터의 일종으로, GTO 트랜지스터라고도 하며, 양극 전류가 흐르고 있어도 턴오프(turn off)할 수 있도록 된 것이다. 그리고, 사이리스터(thyristor)는 pnpn 접합의 4층 구조 반도체 소자를 총칭하는 것이다.
- <78> 구체적인 실시예로서, 상기 발광소자부(20)는 상기 도핑 영역(25)으로부터 이격되게 상기 기판(11)의 일면에 깊은 깊이로 상기 기판(11)과 반대형 예컨대, p+형으로 도핑 형성된 제1반도체 물질부(21)와, 상기 기판(11)의 일면에 상기 제1반도체 물질부(21)와 인접되게 형성되고 상기 제1반도체 물질부(21)와 반대형 예컨대, n+형으로 도핑된 제2반도체 물질부(23)를 포함한다.
- <79> 상기 제1 및 제2반도체 물질부(21)(23)는 상기 기판(11)의 일면에 상기 도핑 영역(25)에 비해 깊은 위치까지 도판트를 주입하여 형성될 수 있다.
- <80> 예를 들어, 상기 도핑 영역(25)에 비해 깊은 위치까지 확산이 일어나도록 하는 일반적인 확산공정에 의해 상기 기판(11)의 일면 상의 제1반도체 물질부(21)를 형성할 위치에 상기 기판(11)과 반대형으로 도핑시키기 위한 도판트를 주입하여 제1반도체 물질부(21)를 형성한다. 그런 다음, 상기 제1반도체 물질부(21)의 일부 영역에 상기 제1반도체 물질부(21)를 형성할 때와 마찬가지로의 확산 공정에 의해 상기 제1반도체 물질부

(21)와 반대형으로 도핑시키기 위한 도판트를 주입하여 제2반도체 물질부(23)를 형성한다.

<81> 대안으로, 제1 및/또는 제2반도체 물질부(21)(23)는 도판트를 임플란테이션 방식(implantation method)에 의해 주입하는 공정에 의해 형성될 수도 있다.

<82> 여기서, 상기 제1반도체 물질부(21)는 식각 공정에 의해 기판(11)에 홈을 형성하고, 이 홈에 상기 기판(11)과 반대 도전형 예컨대, p+형의 반도체 물질을 적층하여 형성될 수도 있다. 또한, 제2반도체 물질부(23)는 상기 제1반도체 물질부(21)의 일부 영역을 식각하고, 그 식각된 영역에 예컨대, n+형인 반도체 물질을 적층하여 형성되거나, 상기 제1반도체 물질부(21)의 일부 영역에 상기 제1반도체 물질부(21)와 반대형이 되도록 도판트를 주입하여 형성될 수도 있다.

<83> 상기 발광 동작 제어 및/또는 발광 전원 입력을 위한 전극 구조는, 상기 도핑 영역(25)에 전기적으로 연결되도록 형성된 제1전극(26)과, 제2반도체 물질부(23)에 전기적으로 연결되도록 형성된 제2전극(27)과, 상기 제1반도체 물질부(21)에 전기적으로 연결되도록 형성된 제1게이트 전극(28)을 포함한다.

<84> 상기 제1전극(26), 제2전극(27), 제1게이트 전극(28)은, 각각 상기 도핑 영역(25), 제2반도체 물질부(23) 및 제1반도체 물질부(21) 상에 적어도 그 일부가 위치되도록 형성되며, 부가적인 스위칭 회로 및 외부 회로(40)와의 전기적인 연결을 위해 기판(11)의 일면 상에 적절히 패터닝될 수 있다.

- <85> 상기 제1전극(26)은 도핑 영역(25) 상의 일부 영역에 금속 재질의 불투명 전극으로 형성될 수 있다. 대안으로, 상기 제1전극(26)은 ITO와 같은 투명 전극 물질을 이용하여, 도핑 영역(25)의 적어도 일부를 덮는 구조의 투명 전극으로 형성될 수도 있다.
- <86> 상기 제2전극(27) 및 제1게이트 전극(28)은 금속 재질의 불투명 전극으로 형성될 수 있다.
- <87> 도 2에 도시된 바와 같이, 상기 제1 및 제2전극(26)(27) 사이에는 발광 전원을 선택적으로 입력하기 위한 부가적인 스위칭 회로가 전기적으로 연결되며, 상기 제1게이트 전극(28)은 제1게이트(G1)로 사용되어, 발광 동작 제어를 위한 제1게이트(G1) 신호를 입력할 수 있도록 되어 있다.
- <88> 상기와 같이, 발광 동작에 기여하는 상기 도핑 영역(25), 기판(11), 제1반도체 물질부(21) 및 제2반도체 물질부(23)가 도 2에 예시한 바와 같이, p++, n, p+, n+ 도전형으로 되어 있으면, 본 발명에 따른 실리콘 광소자(10)에서 발광 동작에 기여하는 발광소자부(20)는 pnpn접합의 4층 구조를 가진다. 이때, 발광소자부(20)의 pnpn접합의 4층 구조는 도 3에서 알 수 있는 바와 같이 평면으로 배치된 형태가 된다. 즉, 본 발명에 따른 실리콘 광소자(10)에 있어서, 발광소자부(20)는 GTO 사이리스터(Gate Turn off thyristor)가 평면으로 배치된 구조를 가진다. 도 3은 도 2의 본 발명에 따른 실리콘 광소자(10)의 발광 및 수광에 기여하는 부분들의 접합 구조와 발광 동작이 일어나도록 회로가 작동된 상태를 보여준다.
- <89> 상기와 같은 구성을 갖는 본 발명에 따른 실리콘 광소자(10)의 발광소자부(20)에서는, 발광 전원(V1)이 공급되는 상태에서, 제1게이트(G1)를 온(ON)시키면, 발광동작이 일어나고, 제1게이트(G1)를 오프(OFF)시키면 발광 동작이 오프된다.

- <90> 이때, 상기 도핑 영역(25)에 선택되는 제1전극(26)은 애노드, 상기 제1반도체 물질부(21)에 선택되는 제2전극(27)은 캐소드가 되며, 본 발명에 따른 실리콘 광소자(10)의 발광소자부에 대한 등가 구조는 도 4에 도시된 바와 같다.
- <91> 상기 도핑 영역(25), 기판(11) 및 제2반도체 물질부(23)는 pnp 트랜지스터 구조(25)를 이루고, 기판(11), 제2반도체 물질부(23) 및 제1반도체 물질부(21)는 npn 트랜지스터 구조(27)를 이루므로, 본 발명에 따른 실리콘 광소자(10)에서의 발광소자부(20)는 2단 트랜지스터를 내장한 구조가 된다.
- <92> 이러한 2단 트랜지스터를 내장한 발광소자부(20)는 제1게이트(G1)를 통해 인가된 미세한 전류를 증폭시킬 수 있는 동시에, 역방향 전류는 차단하며, 제1게이트(G1)를 통해 인가되는 전류에 따라 p-n 접합 부위(24)에서의 발광량 조절 및 발광을 온-오프 시킬 수 있으며, 도 5에 도시된 바와 같이, 전류 증폭 기능을 하는 다이오드에 스위치가 부가된 구조를 이룬다. 도 5는 상기와 같은 2단 트랜지스터를 내장한 본 발명에 따른 실리콘 광소자의 발광소자부에 대한 등가기호를 나타낸 것이다.
- <93> 여기서, 상기 기판(11)이 p형 기판이고, 도핑 영역(25), 제1반도체 물질부(21) 및 제2반도체 물질부(23)의 도전형이 이에 대응되게 상기와 반대로 되는 경우도 가능한데, 이때에는, 제1전극(26)은 캐소드, 제2전극(27)은 애노드가 되며, 제1게이트 전극(28)은 제1게이트(G1)가 된다.
- <94> 본 발명에 따른 실리콘 광소자(10)에 있어서, 상기 수광소자부(30)는 상기 기판(11) 및 도핑 영역(25)과 함께 MOS형 트랜지스터(MOS transistor) 구조를 이루도록 된 것이 바람직하다.

- <95> 구체적인 실시예로서, 상기 수광소자부(30)는 상기 도핑 영역(25)으로부터 이격되게 상기 기판(11)의 일면에 깊은 깊이로 상기 기판(11)과 반대형 예컨대, p+형으로 도핑 형성된 제3반도체 물질부(31)와, 상기 기판(11)의 일면 상의 상기 제3반도체 물질부(31)와 상기 도핑 영역(25) 사이에 위치하도록 형성된 산화막(33)과, 상기 제3반도체 물질부 상에 형성된 제3전극(35)과, 상기 산화막(33) 상에 형성된 제2게이트 전극(37)을 포함한다.
- <96> 상기 제3반도체 물질부(31)는 상기 발광소자부(20)에서의 제1 및 제2반도체 물질부(21)(23)와 마찬가지로, 상기 기판(11)의 일면에 상기 도핑 영역(25)에 비해 깊은 위치까지 도판트를 주입하여 형성될 수 있다.
- <97> 예를 들어, 상기 도핑 영역(25)에 비해 깊은 위치까지 확산이 일어나도록 하는 일반적인 확산공정에 의해 상기 기판(11)의 일면 상의 제3반도체 물질부(31)를 형성할 위치에 상기 기판(11)과 반대형으로 도핑시키기 위한 도판트를 주입하여 제3반도체 물질부(31)를 형성할 수 있다.
- <98> 대안으로, 제3반도체 물질부(31)는 도판트를 임플란테이션 방식(implantation method)에 의해 주입하는 공정에 의해 형성될 수도 있다.
- <99> 여기서, 상기 제3반도체 물질부(31)는 식각 공정에 의해 기판(11)에 홈을 형성하고, 이 홈에 상기 기판(11)과 반대 도전형 예컨대, p+형의 반도체 물질을 적층하여 형성될 수도 있다.
- <100> 상기 산화막(33)은 서로 이격된 상기 제3반도체 물질부(31) 및 도핑 영역(25)에 걸쳐도록 기판(11)의 일면 상에 형성된다.

- <101> 상기 제3전극(35)은 제3반도체 물질부(31)에 전기적으로 연결되도록 불투명 금속전극으로 형성될 수 있다. 또한, 상기 제2게이트 전극(37)은 산화막(33) 상에 불투명 금속전극으로 형성될 수 있다.
- <102> 상기 제3전극(35) 및 제2게이트 전극(37)은, 각각 상기 제3반도체 물질부(31) 및 산화막(33) 상에 적어도 그 일부가 위치되도록 형성되며, 부가적인 스위칭 회로 및 외부 회로(40)와의 전기적인 연결을 위해 기판(11)의 일면 상에 적절히 패터닝될 수 있다.
- <103> 도 2에 도시된 바와 같이, 상기 제3전극(35)과 기판(11) 사이에는 수광 동작을 위한 역바이어스 전압을 입력하기 위한 전원(V2) 및/또는 부하 저항(R)이 선택적으로 전기적으로 연결되며, 상기 제2게이트 전극(37)은 제2게이트(G2)로 사용되어, 수광 동작 제어를 위한 제2게이트(G2) 신호를 입력할 수 있도록 되어 있다.
- <104> 상기 수광소자부(30)는 실질적으로 금속 산화막 반도체 전계 효과 트랜지스터(이하, MOSFET:metal-oxide semiconductor field effect transistor) 구조를 가진다. MOSFET이란 게이트가 전류통로가 형성되는 반도체층으로부터 얇은 산화 실리콘(SiO_2) 막 즉, 산화막(33)에 의해 격리되어 있는 전계 효과 트랜지스터이다.
- <105> 제2게이트(G2)에 가해지는 전압의 유,무로 제3반도체 물질부(31)와 도핑 영역(25)간의 전류 통로의 개폐를 제어할 수 있다. 즉, 본 발명에 따른 실리콘 광소자(10)에서는 제3전극(35)과 접지된 기판(11) 사이에 부하저항(R)이 연결된 상태에서 제2게이트(G2)에 가해지는 전압 유,무에 따라 선택적으로 수광동작이 일어나게 된다.
- <106> 도 6은 도 2의 본 발명에 따른 실리콘 광소자(10)의 발광 및 수광에 기여하는 부분들의 집합 구조와 수광 동작이 일어나도록 회로가 작동된 상태를 보여준다.

- <107> 상기와 같은 구성을 갖는 본 발명에 따른 실리콘 광소자(10)의 수광소자부(30)에서는, 부하저항(R)이 제3전극(35)과 기판(11) 사이에 전기적으로 연결된 상태에서, 제2게이트(G2)를 온(ON)시키면, 도핑 영역(25)에 입사된 광량에 비례하는 신호가 검출되는 수광 동작이 일어나고, 제2게이트(G2)를 오프(OFF)시키면 수광 동작이 오프된다.
- <108> 한편, 본 발명에 따른 실리콘 광소자(10)는 발광 전원(V1)이 발광소자부(20)에 선택적으로 연결 및 수광을 위한 역바이어스 전원(V2) 및/또는 부하저항(R)이 수광소자부(30)에 선택적으로 연결되도록 하는 부가적인 스위칭 회로는, 발광 전원(V1)이 발광소자부(20)에 선택적으로 연결되도록 하는 제1스위치(SW1)와, 수광을 위한 역바이어스 전원(V2) 및/또는 부하저항(R)이 수광소자부(30)에 선택적으로 연결되도록 하는 제2스위치(SW2)를 포함한다.
- <109> 이때, 상기 스위칭 회로는, 상기 제1스위치(SW1)가 켜지면 제2스위치(SW2)는 꺼지고, 제2스위치(SW2)가 켜지면 제1스위치(SW1)는 꺼지는 CMOS(상보형 MOS: complementary metal-oxide semiconductor) 논리로 구성된 것이 바람직하다. CMOS 스위칭 논리 회로는 일반적으로 널리 알려진 것으로, 실리콘 웨이퍼에 형성될 수 있다.
- <110> 따라서, 상기 제1 및 제2스위치(SW1)(SW2)는 기판(11)에 일체형으로 형성될 수 있으며, 본 발명에 따른 실리콘 광소자(10)의 발광소자부(20) 및 수광소자부(30)와 함께 기판(11)에 일체형으로 형성된 것이 바람직하다.
- <111> 한편, 도 2에서는 본 발명에 따른 실리콘 광소자(10)가 수광소자로서 동작할 때, 수광소자부(30)에 역바이어스 전압을 인가하기 위한 전원(V2) 및 부하저항(R)이 직렬로 수광소자부(30)에 전기적으로 연결되도록 된 예를 보여준다. 역바이어스 전압을 인가하

기 위한 전원(V2)을 구비하는 경우에는 수광 감도를 보다 높일 수 있는 이점이 있다. 여기서, 상기 역바이어스 전압을 인가하기 위한 전원(V2)은 생략될 수도 있다.

<112> 한편, 본 발명에 따른 실리콘 광소자(10)는, 부가적인 스위칭 회로를 생략하고, 발광 전원(V1)이 기본적으로 발광소자부(20)와 전기적으로 연결되고, 부하저항(R)이 기본적으로 수광소자부(20)와 전기적으로 연결된 구조를 가질 수도 있다. 이 경우에도, 본 발명에 따른 실리콘 광소자(10)에서는 제1 및 제2게이트(G1)(G2)의 온,오프 제어에 의해 발광 및 수광을 제어할 수 있다.

<113> 한편, 본 발명에 따른 실리콘 광소자(10)는 도핑 영역(25) 주위의 기판(11)의 일면으로부터 소정 깊이에 누설전류 차단을 위한 블록킹 영역(39)을 더 구비하는 것이 바람직하다. 상기 블록킹 영역(39)은 도핑 영역(25) 주위에 O_2 를 임플란테이션하는 공정에 의해, 기판(11)의 표면으로부터 소정 깊이에 형성되는 것이 바람직하다.

<114> 상기한 바와 같은 구성을 갖는 본 발명에 따른 실리콘 광소자(10)는 다음과 같이 동작한다. 본 발명에 따른 실리콘 광소자(10)의 동작은 도 2에 도시된 구성을 가지는 경우를 예를 들어, 도 3 및 도 6을 참조로 설명한다.

<115> 먼저, 도 3에 도시된 바와 같이, 제1스위치(SW1)를 닫고, 제1게이트(G1)를 온(ON)시키고 제2게이트(G2)를 오프(OFF)시키면, 발광 전원(V1)으로부터 발광소자부(20)로 구동 전류가 인가되어 도핑 영역(25)의 p-n 접합 부위(24)에서 전자와 정공의 소멸 결합에 의해 발광 동작이 일어난다. 즉, 본 발명에 따른 실리콘 광소자(10)는 발광 전원(V1)을 가하고, 제1게이트(G1)를 온, 제2게이트(G2)를 오프하면, 발광 전원(V1)이 발광소자부(20)로 공급되어 발광 동작을 한다.

- <116> 제1게이트 전극(28)에 전류를 인가하면 제1 및 제2전극(26)(27) 즉, 애노드와 캐소드의 양단전압이 증가한다. 제1게이트 전극(28)에 특정 전류를 인가하면 발광소자부(20)에 급격히 전류가 흐르게 되는 애노드와 캐소드의 양단전압이 존재하는데, 이러한 양단전압을 브레이크 오버 전압이라 한다.
- <117> 애노드와 캐소드의 양단전압이 브레이크 오버 전압 이상이 되도록 제1게이트 전극(28)에 전류를 인가하면, 애노드와 캐소드는 도통상태가 되면서 발광소자부(20)에서 발광이 일어나는데 필요한 전류를 공급할 수 있게 된다. 따라서, 제1게이트 전극(28)에 미량의 전류를 인가함에 의해서도 2단 이상의 트랜지스터를 내장한 구조의 본 발명에 따른 실리콘 광소자(10)의 발광소자부(20)에서는 p-n 접합 부위(24)에서 양자 구속효과에 의한 전자와 정공 쌍의 소멸 결합으로 발광이 일어날 수 있다.
- <118> 이때, 발광량은 제1게이트 전극(28)에 인가되는 제1게이트(G1) 전류에 따라 달라지므로, 제1게이트(G1) 전류를 조절함으로써 발광량을 조절하는 것이 가능하며, 제1게이트(G1) 전류의 인가 여부를 조절함으로써 발광지속시간을 제어할 수 있다.
- <119> 여기서, 부가적인 스위칭 회로가 CMOS 논리로 구성된 경우에는, 제1스위치(SW1)를 닫으면, 제2스위치(SW2)는 열리므로, 수광소자부(30)에 역바이어스 전압을 인가하기 위한 전원(V2) 및/또는 부하저항(R)이 수광소자부(30)와 전기적으로 연결되지 않는다.
- <120> 도 6에 도시된 바와 같이, 제2스위치(SW2)를 닫아 실리콘 광소자(10)의 수광소자부(30)에 역전압을 가하고, 제2게이트(G2)를 온(ON)시키고 제1게이트(G1)를 오프(OFF)시키면, 입력된 외부 광에 의하여, 도핑 영역(25)과 일함 예컨대, n형으로 도핑된 기판(11)에서 광이 흡수되어 광기전력이 생성된다. 광 흡수에 의해 생성된 전자는 도핑 영역(25) 및 부하저항(R)을 통하여 제2게이트(G2) 전압의 크기에 따라 그라운드

(ground)로 흐르고, 정공은 기판(11)을 통하여 그라운드로 흐르게 되어, 역전압이 걸리 폐회로가 구성되게 된다. 이때, 제2게이트(G2) 전압의 크기에 따라 증폭된 신호(Vout)가 흐르게 된다.

<121> 이때, 제2게이트(G2) 전압의 크기에 따라 출력신호(Vout)의 증폭도가 달라지며, 제2게이트(G2) 전압의 인가 여부에 따라 수광 동작을 제어할 수 있다.

<122> 따라서, 상기와 같은 본 발명에 따른 실리콘 광소자(10)에 의하면, 스위칭 회로의 제1 및 제2스위치(SW1)(SW2)를 선택적으로 온,오프시키고, 제1게이트(G1) 및 제2게이트(G2) 신호를 제어함으로써 발광 및 수광 동작 제어, 발광지속시간 및 수광지속시간을 제어할 수 있다.

<123> 상기한 바와 같은 본 발명에 따른 실리콘 광소자(10)는, 발광소자부(20)에 2단 트랜지스터를 내장하고 있어 전류를 증폭시키는 기능을 하므로, 미량의 제1게이트(G1) 전류로 p-n 접합 부위(24)에서 양자 구속효과에 의한 발광이 일어나도록 할 수 있다.

<124> 또한, 본 발명에 따른 실리콘 광소자(10)는 수광소자부(30)가 MOS형 트랜지스터 구조로 이루어져 있으므로, 수광 신호를 증폭시켜 출력할 수 있다. 이때, 수광시 감도는 제2게이트(G2) 전압 및 스위칭 전압 즉, 역바이어스 전압의 선택적인 인가에 의해서 제어된다.

<125> 상기한 바와 같은 본 발명에 따른 실리콘 광소자(10)는, 발광을 위한 전류 증폭 및 수광 신호 증폭이 가능하므로, 외부에 증폭 회로 등을 장착할 필요가 없어, 종래의 화합물 반도체를 이용한 발광 소자와는 다르게, 별도로 제조된 증폭 회로를 외부적으로 장

작할 필요가 없으므로, 외부 전원선의 리액턴스나 캐퍼시턴스의 기생효과를 크게 줄일 수 있어, 고속 스위칭이 가능하다.

<126> 또한, 본 발명에 따른 실리콘 광소자(10)는 발광 스위칭 및 수광 스위칭 기능을 내장하고 있으며, 기판(11)으로 예컨대, 단결정 실리콘 웨이퍼를 사용할 수 있으므로, 발광 전원(V1)이나 수광을 위한 역바이어스 전원(V2) 및/또는 부하 저항(R) 등의 선택적인 연결을 스위칭하기 위한 CMOS 논리형 스위칭 회로가 기판(11)에 일체형으로 구성될 수 있다. 따라서, 본 발명에 따른 실리콘 광소자(10) 및 그 실리콘 광소자(10)의 발광 동작 및 수광 동작을 스위칭 하기 위한 모든 스위칭 구조를 일련의 반도체 제조 공정을 통해 제조할 수 있다. 따라서, 본 발명에 따른 실리콘 광소자(10)를 어레이로 형성하여 예를 들어, 화상 입출력장치 등에 사용시, 화소 단위로 발광 동작이 일어날 수 있도록 하는 스위칭 회로를 외부적으로 장착할 필요가 없으며, 화소 단위로 발광 지속시간 및 수광 지속시간을 쉽게 제어할 수 있다.

<127> 또한, 상기한 바와 같은 본 발명에 따른 실리콘 광소자(10)는, 발광소자부(20) 및 수광소자부(30)가 기판(11)의 일면에 형성된 도핑 영역(25)을 공유하며, 도핑 영역(25)이 형성된 면에 플래너 구조로 형성되므로, 수평으로 발광 및 수광을 위한 스위칭 소자가 형성된 구조를 가진다. 이러한 본 발명에 따른 실리콘 광소자(10)는 발광 스위칭 동작 및 수광 스위칭 동작을 전원 스위칭과 동기시킴으로써 수광, 발광 동작을 최적으로 실현할 수 있다.

<128> 또한, 본 발명에 따른 실리콘 광소자(10)는 수광 및 발광 동작을 선택적으로 실행하기 위한 스위칭 구조가 수평적으로 실리콘 웨이퍼에 형성되는 구조를 가지므로, 제조가 쉽고, CMOS 논리 회로 스위칭을 능동적으로 구성하기가 쉽다.

<129> 이상에서 설명한 바와 같은 본 발명에 따른 실리콘 광소자(10)는 발광 및 수광 스위칭 회로를 내장하고 있으며, 기판(11)이 실리콘에 기반을 두고 있으므로, 발광 전원(V1) 및 수광을 위한 역바이어스 전원(V2) 및/또는 부하 저항(R)을 선택적으로 전기적으로 연결하기 위한 부가적인 스위칭 회로를 상기 기판(11)에 일체형으로 형성하는 것이 가능하다. 따라서, 본 발명에 따른 실리콘 광소자(10)를 평면 단위 셀로 집적하여 실리콘 광소자 패널을 구성하는 경우, 발광지속시간과 수광지속시간을 단위셀 단위로 제어가능하며, 증폭 회로가 내장되어 있으므로, 고속 스위칭이 가능하고, 실리콘 광소자 패널 및 이를 적용한 장치의 전체적인 크기를 줄일 수 있다. 따라서, 본 발명에 따른 실리콘 광소자(10)를 일차원 또는 이차원 어레이로 배열한 실리콘 광소자 패널을 소형화 또는 박형화가 요구되는 광신호 입출력장치에 적용할 수 있다.

<130> 이때, 본 발명에 따른 실리콘 광소자(10)를 일차원 또는 이차원 어레이로 배열한 실리콘 광소자 패널을 이용하여 동일 셀을 통해 광신호를 입력 및 출력할 수 있는 광신호 입출력장치를 구성하는 경우, 전극 구조는 각 실리콘 광소자(10)에서의 광신호의 선택적 입력 및 출력 동작이 가능하도록 패터닝된다.

<131> 이하에서는, 본 발명에 따른 실리콘 광소자 어레이를 이용한 광신호 입출력장치의 구체적인 실시예로서, 동일 화소를 통해 화상을 입,출력할 수 있는 화상 입출력장치에 대해 설명한다.

<132> 도 7은 본 발명에 따른 실리콘 광소자를 이용한 화상 입출력장치의 제1실시예를 개략적으로 보인 도면이다.

<133> 도 7을 참조하면, 본 발명의 제1실시예에 따른 화상 입출력장치는, n형 또는 p형의 실리콘에 기반을 둔 기판(11)에 발광 및 수광 동작이 모두 가능하며, 발광 및 수광 동

작의 전환이 가능한 실리콘 광소자(125)가 이차원 어레이 배열되어 이루어진 실리콘 광소자 패널(120)을 구비한다.

<134> 상기 실리콘 광소자(125)로는 앞서 설명한 바와 같은 본 발명에 따른 실리콘 광소자(10)가 적용된다.

<135> 상기 실리콘 광소자(125)는 발광 동작 및 수광 동작이 모두 가능하며, 쉽게 발광 동작과 수광 동작을 전환할 수 있으므로, 화상 입력과 화상 출력이 동일 실리콘 광소자(125)를 통하여 이루어질 수 있다.

<136> 따라서, 상기 실리콘 광소자 패널(120)은 동일 화소를 통한 화상 입,출력이 가능하다.

<137> 또한, 상기 실리콘 광소자(125)는, 발광 지속시간 및 수광 지속시간을 제어하는 것이 가능하며, 미량 전류로 발광 구동을 하거나, 수광 신호를 증폭하여 출력하는 것이 가능하므로, 상기 실리콘 광소자 패널(120)은 원하는 바대로 화상 입,출력을 제어할 수 있으며, 저전력형 화상 입출력장치를 실현할 수 있다.

<138> 여기서, 상기 실리콘 광소자(125)는 반도체 물질을 이용하여 반도체 제조 공정을 통해 초소형의 어레이 형태로 형성될 수 있으므로, 상기 실리콘 광소자 패널(120)은 n형 또는 p형의 실리콘에 기반을 둔 단일 기관(11)에 일련의 반도체 제조공정을 통해 제조될 수 있다.

<139> 한편, 실리콘 광소자(125)의 이차원 어레이로 이루어진 실리콘 광소자 패널(120)에서 전극 구조는 각 화소별 화상의 선택적 입력 및 출력 동작이 가능하도록 기관(11)에 패터닝된다.

- <140> 본 발명에 따른 화상 입출력장치에 있어서, 실리콘 광소자 패널(120)은 도 7에 도시된 바와 같이, 각 화소(P)당 하나의 실리콘 광소자(125)가 대응되도록 형성될 수 있다.
- <141> 이때, 실리콘 광소자 패널(120)의 각 화소를 이루는 실리콘 광소자(125) 각각은 단일 파장의 광 또는 백색광을 출력 및/또는 검출하도록 된 것이 바람직하다.
- <142> 실리콘 광소자(125)가 단일 파장의 광 또는 백색광을 출력 및 검출하도록 마련된 경우, 본 발명에 따른 화상 입출력장치는 단색 화상을 디스플레이 및 피사체를 촬영한 전기적인 단색 화상신호를 생성할 수 있다.
- <143> 한편, 도 8에 도시된 바와 같이, 본 발명의 제2실시예에 따른 화상 입출력장치에 따르면, 실리콘 광소자 패널(120)을 이루는 실리콘 광소자(125) 각각이 백색광을 출력 및 검출하도록 마련되고, 실리콘 광소자 패널(120) 전면(광 입력 및 출력측)에 풀(full) 칼라 화상을 구현하기 위한 칼라 필터(130)를 더 구비하면, 풀 칼라 화상을 디스플레이 하고, 피사체의 칼라를 그대로 촬영한 전기적인 풀 칼라 화상 신호를 생성하는 것이 가능하다.
- <144> 이때, 상기 칼라 필터(130)는 예를 들어, 도 9에 도시된 바와 같이, 각 화소(P)에 R, G, B 요소가 모두 대응되게 형성된다.
- <145> 이 칼라 필터(130)의 R, G, B 요소의 배치 형상은 후술하는 다른 실시예의 실리콘 광소자 패널에서의 실리콘 광소자의 2차원 배열과 유사하다. 여기서, 칼라 필터(130)의 R, G, B칼라를 구현하기 위한 배치는 다양하게 변형될 수 있다.

- <146> 이와 같이, 실리콘 광소자 패널(120) 전면에 칼라 필터(130)를 구비한 본 발명에 따른 화상 입출력장치는, 칼라 화상을 입력 및 출력할 수 있다. 즉, 피사체를 촬영하여 전기적인 칼라 화상 신호로 바꿀 수 있으며, 전기적인 칼라 화상 신호에 따라 풀 칼라 화상을 디스플레이할 수 있다.
- <147> 도 10은 본 발명의 제3실시예에 따른 화상 입출력장치를 개략적으로 보인 도면이다.
- <148> 도 10을 참조하면, 본 발명의 제3실시예에 따른 화상 입출력장치에 있어서, 실리콘 광소자 패널(140)은 각 화소(P)에 세 개 또는 그 이상의 실리콘 광소자 (145R)(145G)(145B)가 대응되도록 형성된다. 도 10에서는 상기 실리콘 광소자 패널(140)이 각 화소(P)에 세 개의 실리콘 광소자(145R)(145G)(145B)가 대응되도록 형성된 경우를 예를 들어 도시한 것이다.
- <149> 이때, 각 화소(P)에 대응되는 세 개의 실리콘 광소자(145R)(145G)(145B)로는 각각 예를 들어, 적색광(R), 녹색광(G), 청색광(B)을 출력하고 각 칼라광을 검출하여 전기적인 칼라 화상 신호로 바꾸어주도록 된 본 발명에 따른 실리콘 광소자(10)를 구비한다.
- <150> 이와 같이, 각 화소(P)에 예를 들어, 청색광(R), 녹색광(G), 청색광(B)을 각각 출력 및 검출하도록 형성된 3개의 특정 색광용 실리콘 광소자(145R)(145G)(145B)가 위치되도록 실리콘 광소자 패널을 구성하는 경우, 칼라 필터 없이 R, G, B 풀-칼라 (full-color)를 구현할 수 있다. 이때, 상기 특정 색광용 실리콘 광소자 (145R)(145G)(145B)는 발광 및 검출 파장을 달리하기 위해 예를 들어, 극소 캐버티 길이에만 차이가 있다.

- <151> 도 10에 도시된 바와 같은 실리콘 광소자 패널(140)을 이용하면, 별도의 칼라 필터 없이도 칼라 화상을 구현할 수 있다.
- <152> 여기서, 보다 선명한 칼라 화상을 구현할 수 있도록 도 8 및 도 9에 도시된 바와 같은 칼라 필터(130)를 상기 실리콘 광소자 패널(140)의 전면에 더 구비하는 것도 가능하다.
- <153> 여기서, 실리콘 광소자 패널(140)의 각 화소(P)에 대응하는 세가지 파장의 광을 출력 및 검출할 수 있는 세 개 이상의 실리콘 광소자(145R)(145G)(145B)의 칼라 배치 및/또는 칼라 필터(30)의 R, G, B요소의 배치는 다양하게 변형될 수 있다.
- <154> 이상에서 설명한 바와 같이 단색 또는 칼라 화상을 입력 및 출력할 수 있는 본 발명에 따른 화상 입출력장치는, 화소 단위로 선택적인 화상 입력과 화상 출력이 가능하므로, 예를 들어, 컴퓨터용 모니터, 텔레비전, 휴대 단말기 등의 양방향 화상 통신을 필요로 하는 기기에 화상 입출력장치로 사용될 수 있다.
- <155> 이때, 이상에서 설명한 바와 같은 본 발명에 따른 화상 입출력장치는 단일 패널내에서 화상의 입력 및 출력이 이루어지므로, 이러한 본 발명에 따른 화상 입출력장치를 이용하면, 화상 통신시 별도의 카메라가 불필요한 이점이 있다.
- <156> 여기서, 상기 휴대 단말기는, 이동 전화, 개인 정보 단말기(PDA) 등 다양한 종류의 휴대 가능한 통신용 기기가 될 수 있다.
- <157> 또한, 본 발명에 따른 화상 입출력장치를 이용하면, 단일 패널내에서 화상의 입력 및 출력이 이루어지므로, 작업자의 정면 모습을 찍어 전송하는 것이 가능하므로, 생동감 있는 화상 통신이 가능하다.

- <158> 이상에서는, 본 발명에 따른 광신호 입출력장치의 실시예로서, 화상 입출력장치가 단일 기판에 실리콘 광소자가 이차원 어레이로 배열 형성되어 이루어진 단일의 실리콘 광소자 패널을 구비하는 것으로 설명 및 도시하였는데, 본 발명이 이에 한정되는 것은 아니다. 즉, 본 발명에 따른 화상 입출력장치는 실리콘 광소자 패널을 복수개 이상 조합하여 보다 대화면으로 구성될 수도 있다.
- <159> 도 11은 상기한 바와 같은 본 발명에 따른 화상 입출력장치가 디지털 텔레비전으로 사용되는 실시예를 보인 도면이다.
- <160> 도 11에 도시된 바와 같이, 본 발명에 따른 화상 입출력장치는 광무선 리모콘(155)을 이용하여, 화면(151)내에 정보를 입력하거나 메뉴의 선택이 가능하도록 마련된 디지털 텔레비전(150)에 사용될 수 있다. 상기 광무선 리모콘(155)은, 광 포인터와 같이 특정의 범위내에만 광을 조사할 수 있도록 마련된다. 광무선 리모콘(155)으로부터 화면(151)내의 특정 영역 예컨대, 소정 메뉴(153)에 정보 광신호가 조사되면, 그 특정 영역에 위치한 수광소자로서 기능을 하는 실리콘 광소자는 이 광신호를 수신하며, 이 수신된 광신호에 따라 예를 들어, 디지털 텔레비전(151)의 채널을 바꾸거나, 인터넷 작업을 할 수 있다.
- <161> 상기한 바와 같은 화상 입출력장치에 적용되는 실리콘 광소자 패널을 형성하는데 있어서, 충전 배선 및 전원 공급선은 기존의 메모리 공정에서의 비트 라인(bit line)과 워드 라인(word line) 공정과 같이 각 화소 구조로 연결된다. 이러한, 실리콘 광소자 패널은 화소 단위로 제어가능한 수발광 광집적회로로, 수광지속시간과 발광지속시간의 제어가 용이하고, 하나의 화소단위에서 수광과 발광을 동시에 행한다.

<162> 이상에서는 본 발명에 따른 광신호 입출력장치의 구체적인 실시예로서 화상 입출력 장치에 대해 설명 및 도시하였는데, 이외에도, 본 발명에 따른 광신호 입출력장치는 양방향 광 정보 전달이 요구되는 다양한 분야 예컨대, 광인터커택션(optical interconnection)에 응용될 수 있다.

【발명의 효과】

<163> 상기한 바와 같은 본 발명에 따른 실리콘 광소자는, 증폭 기능을 하는 회로를 내장하고 있으며, 발광 및 수광을 선택적으로 행할 수 있으며, 발광지속시간 및 수광지속시간의 제어가 용이하다. 또한, 본 발명에 따른 실리콘 광소자는 실리콘에 기반을 둔 기판에 형성되므로, 발광 전원 및 수광을 위한 역바이어스 전원 및/또는 부하저항이 선택적으로 전기적으로 연결되도록 스위칭하는 부가적인 스위칭 회로 구비시, 이 스위칭 회로와 함께 기판에 일련의 반도체 제조공정을 통해 제조될 수 있다.

<164> 또한, 상기와 같은 본 발명에 따른 실리콘 광소자 어레이를 적용하면, 양방향 정보 전달용으로 사용될 수 있는 광신호 입출력장치를 실현할 수 있다. 이때, 본 발명에 따른 실리콘 광소자를 이용한 광신호 입출력장치를 화상 입력 및 출력용으로 사용시, 화소단위로 수광과 발광을 행할 수 있어, 단일 패널내에서 화상을 디스플레이하고 디스플레이되는 화상을 보는 것을 방해받지 않으면서 작업자 모습 등을 정면으로 촬영하여 전기적인 화상 신호를 생성하거나 광 정보를 입력하는 것이 가능하다.

【특허청구범위】**【청구항 1】**

n형 또는 p형의 실리콘에 기반을 둔 기판과;

수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑되고, 발광 및 수광이 일어날 수 있도록 된 도핑 영역과;

상기 도핑 영역을 공유하며, 상기 기판의 상기 도핑 영역이 형성된 일면에 형성된 발광소자부 및 수광소자부;를 포함하는 것을 특징으로 하는 실리콘 광소자.

【청구항 2】

제1항에 있어서, 상기 발광소자부는, GTO 사이리스터 구조를 이루도록 된 것을 특징으로 하는 실리콘 광소자.

【청구항 3】

제2항에 있어서, 상기 발광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제1반도체 물질부와;

상기 기판의 일면에 상기 제1반도체 물질부와 인접되게 상기 제1반도체 물질부와 반대형으로 도핑 형성된 제2반도체 물질부와;

발광 동작 제어를 위한 전기적인 신호 및/또는 발광 전원을 입력하기 위한 전극 구조;를 포함하며,

상기 전극 구조는,

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 제2반도체 물질부에 전기적으로 연결된 제2전극과;

상기 제1반도체 물질부에 전기적으로 연결된 제1게이트 전극;을 포함하는 것을 특징으로 하는 실리콘 광소자.

【청구항 4】

제1항에 있어서, 상기 발광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제1반도체 물질부와;

상기 기판의 일면에 상기 제1반도체 물질부와 인접되게 상기 제1반도체 물질부와 반대형으로 도핑 형성된 제2반도체 물질부와;

발광 동작 제어를 위한 전기적인 신호 및/또는 발광 전원을 입력하기 위한 전극 구조;를 포함하며,

상기 전극 구조는,

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 제2반도체 물질부에 전기적으로 연결된 제2전극과;

상기 제1반도체 물질부에 전기적으로 연결된 제1게이트 전극;을 포함하는 것을 특징으로 하는 실리콘 광소자.

【청구항 5】

제4항에 있어서, 상기 수광소자부는,

상기 기판 및 도핑 영역과 함께 MOS형 트랜지스터 구조를 이루도록 된 것을 특징으로 하는 실리콘 광소자.

【청구항 6】

제2항에 있어서, 상기 수광소자부는,

상기 기판 및 도핑 영역과 함께 MOS형 트랜지스터 구조를 이루도록 된 것을 특징으로 하는 실리콘 광소자.

【청구항 7】

제1항에 있어서, 상기 수광소자부는,

상기 기판 및 도핑 영역과 함께 MOS형 트랜지스터 구조를 이루도록 된 것을 특징으로 하는 실리콘 광소자.

【청구항 8】

제2항 내지 제7항 중 어느 한 항에 있어서, 상기 수광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제3반도체 물질부와;

상기 기판의 일면 상의 상기 제3반도체 물질부와 상기 도핑 영역 사이에 위치하도록 형성된 산화막과;

상기 제3반도체 물질부 상에 형성된 제3전극과;

상기 산화막 상에 형성된 제2게이트 전극;을 포함하는 것을 특징으로 하는 실리콘 광소자.

【청구항 9】

제1항에 있어서, 상기 수광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제3반도체 물질부와;

상기 기판의 일면 상의 상기 제3반도체 물질부와 상기 도핑 영역 사이에 위치하도록 형성된 산화막과;

상기 제3반도체 물질부 상에 형성된 제3전극과;

상기 산화막 상에 형성된 제2게이트 전극;을 포함하는 것을 특징으로 하는 실리콘 광소자.

【청구항 10】

제1항 내지 제7항, 제9항 중 어느 한 항에 있어서, 발광 전원이 상기 발광소자부에 선택적으로 연결 및 수광을 위한 역바이어스 전원 및/또는 부하저항이 상기 수광소자부에 선택적으로 연결되도록 하는 스위칭 회로;를 더 구비하는 것을 특징으로 하는 실리콘 광소자.

【청구항 11】

제10항에 있어서, 상기 스위칭 회로는, 발광 전원이 발광소자부에 선택적으로 연결되도록 하는 제1스위치와, 수광을 위한 역바이어스 전원 및/또는 부하저항이 상기 수광소자부에 선택적으로 연결되도록 하는 제2스위치;를 포함하며, 상기 제1스위치가 켜지면 제2스위치는 꺼지고, 제2스위치가 켜지면 제1스위치는 꺼지는 CMOS 논리로 구성된 것을 특징으로 하는 실리콘 광소자.

【청구항 12】

제11항에 있어서, 상기 제1 및 제2스위치는 상기 기판에 일체형으로 형성되는 것을 특징으로 하는 실리콘 광소자.

【청구항 13】

제12항에 있어서, 상기 기판은 단결정 실리콘 웨이퍼를 사용하는 것을 특징으로 하는 실리콘 광소자.

【청구항 14】

제10항에 있어서, 상기 도핑 영역 주위의 상기 기판의 일면으로부터 소정 깊이에 누설전류 차단을 위한 블록킹 영역;을 더 구비하는 것을 특징으로 하는 실리콘 광소자.

【청구항 15】

제1항 내지 제7항, 제9항 중 어느 한 항에 있어서, 상기 도핑 영역 주위의 상기 기판의 일면으로부터 소정 깊이에 누설 전류 차단을 위한 블록킹 영역;을 더 구비하는 것을 특징으로 하는 실리콘 광소자.

【청구항 16】

제15항에 있어서, 상기 블록킹 영역은 O_2 를 임플란테이션하여 형성되는 것을 특징으로 하는 실리콘 광소자.

【청구항 17】

제1항 내지 제8항, 제9항 중 어느 한 항에 있어서, 상기 기판은 단결정 실리콘 웨이퍼를 사용하는 것을 특징으로 하는 실리콘 광소자.

【청구항 18】

n형 또는 p형의 실리콘에 기반을 둔 기판에 광신호를 입력 및 출력할 수 있는 복수의 실리콘 광소자가 일차원 또는 이차원 어레이로 배열되고, 각 실리콘 광소자에서의 광신호의 선택적 입력 및 출력 동작이 가능하도록 전극 구조가 패터닝된 실리콘 광소자 패널;을 구비하며,

상기 실리콘 광소자는,

수광 및 발광이 일어나도록 상기 기판의 일면에 소정의 도판트에 의해 상기 기판과 반대형으로 극도로 얇게 도핑된 도핑 영역과;

상기 도핑 영역을 공유하며, 상기 기판의 도핑 영역이 형성된 일면에 형성된 발광 소자부 및 수광소자부;를 포함하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 19】

제18항에 있어서, 상기 발광소자부는, GTO 사이리스터 구조를 이루도록 된 것을 특징으로 하는 광신호 입출력장치.

【청구항 20】

제19항에 있어서, 상기 발광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제1반도체 물질부와;

상기 기판의 일면에 상기 제1반도체 물질부와 인접되게 상기 제1반도체 물질부와 반대형으로 도핑 형성된 제2반도체 물질부;를 포함하며,

상기 전극 구조는, 발광 동작 제어를 위한 전기적인 신호 및/또는 발광 전원을 입력하기 위하여,

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 제2반도체 물질부에 전기적으로 연결된 제2전극과;

상기 제1반도체 물질부에 전기적으로 연결된 제1게이트 전극;을 포함하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 21】

제18항에 있어서, 상기 발광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제1반도체 물질부와;

상기 기판의 일면에 상기 제1반도체 물질부와 인접되게 상기 제1반도체 물질부와 반대형으로 도핑 형성된 제2반도체 물질부;를 포함하며,

상기 전극 구조는, 발광 동작 제어를 위한 전기적인 신호 및/또는 발광 전원을 입력하기 위하여,

상기 도핑 영역에 전기적으로 연결된 제1전극과;

상기 제2반도체 물질부에 전기적으로 연결된 제2전극과;

상기 제1반도체 물질부에 전기적으로 연결된 제1게이트 전극;을 포함하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 22】

제18항에 있어서, 상기 수광소자부는,

상기 기판 및 도핑 영역과 함께 MOS형 트랜지스터 구조를 이루도록 된 것을 특징으로 하는 광신호 입출력장치.

【청구항 23】

제22항에 있어서, 상기 수광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제3반도체 물질부와;

상기 기판의 일면 상의 상기 제3반도체 물질부와 상기 도핑 영역 사이에 형성된 산화막;을 포함하며,

상기 전극 구조는,

상기 제3반도체 물질부 상에 형성된 제3전극과;

상기 산화막 상에 형성된 제2게이트 전극;을 포함하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 24】

제18항에 있어서, 상기 수광소자부는,

상기 도핑 영역으로부터 이격되게 상기 기판의 일면에 깊은 깊이로 상기 기판과 반대형으로 도핑 형성된 제3반도체 물질부와;

상기 기판의 일면 상의 상기 제3반도체 물질부와 상기 도핑 영역 사이에 형성된 산화막;을 포함하며,

상기 전극 구조는,

상기 제3반도체 물질부 상에 형성된 제3전극과;

상기 산화막 상에 형성된 제2게이트 전극;을 포함하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 25】

제18항 내지 제24항 중 어느 한 항에 있어서, 상기 실리콘 광소자는,
발광 전원이 상기 발광소자부에 선택적으로 연결 및 수광을 위한 역바이어스 전원 및/또는 부하저항이 상기 수광소자부에 선택적으로 연결되도록 하는 스위칭 회로;를 더 구비하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 26】

제25항에 있어서, 상기 스위칭 회로는, 발광 전원이 발광소자부에 선택적으로 연결되도록 하는 제1스위치와, 수광을 위한 역바이어스 전원 및/또는 부하저항이 상기 수광소자부에 선택적으로 연결되도록 하는 제2스위치;를 포함하며, 상기 제1스위치가 켜지면 제2스위치는 꺼지고, 제2스위치가 켜지면 제1스위치는 꺼지는 CMOS 논리로 구성된 것을 특징으로 하는 광신호 입출력장치.

【청구항 27】

제26항에 있어서, 상기 제1 및 제2스위치는 상기 기판에 일체형으로 형성되는 것을 특징으로 하는 광신호 입출력장치.

【청구항 28】

제25항에 있어서, 상기 실리콘 광소자는,
상기 도핑 영역 주위의 상기 기판 일면으로부터 소정 깊이로 누설전류 차단을 위한 블로킹 영역;을 더 구비하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 29】

제25항에 있어서, 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성되어, 화상 입력 및 출력용으로 사용되는 것을 특징으로 하는 광신호 입출력장치.

【청구항 30】

제18항 내지 제24항 중 어느 한 항에 있어서, 상기 도핑 영역 주위의 상기 기판 일면으로부터 소정 깊이에 누설 전류 차단을 위한 블록킹 영역;을 더 구비하는 것을 특징으로 하는 광신호 입출력장치.

【청구항 31】

제18항 내지 제24항 중 어느 한 항에 있어서, 상기 기판은 단결정 실리콘 웨이퍼가 사용되는 것을 특징으로 하는 광신호 입출력장치.

【청구항 32】

제18항 내지 제24항 중 어느 한 항에 있어서, 상기 실리콘 광소자 패널은 복수의 실리콘 광소자가 이차원 어레이로 배열되어, 화상 입력 및 출력용으로 사용되는 것을 특징으로 하는 광신호 입출력장치.

【청구항 33】

제32항에 있어서, 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성되어 있으며, 각 화소에 대응하는 세 개 이상의 실리콘 광소자는 칼라 화상을 구현하기 위한 서로 다른 파장의 광을 발광 및 수광하도록 된 것을 특징으로 하는 광신호 입출력장치.

【청구항 34】

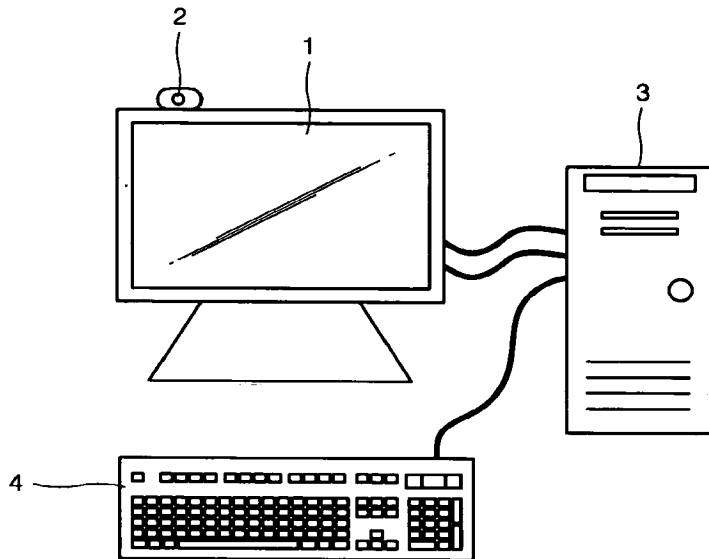
제32항에 있어서, 상기 실리콘 광소자 패널에는 각 화소당 광을 발광 및 수광하도록 된 세 개 이상의 실리콘 광소자가 형성되어 있으며, 상기 실리콘 광소자 패널의 전면
에 칼라 화상을 구현하기 위한 칼라 필터;를 더 구비하는 것을 특징으로 하는 광신호 입
출력장치.

【청구항 35】

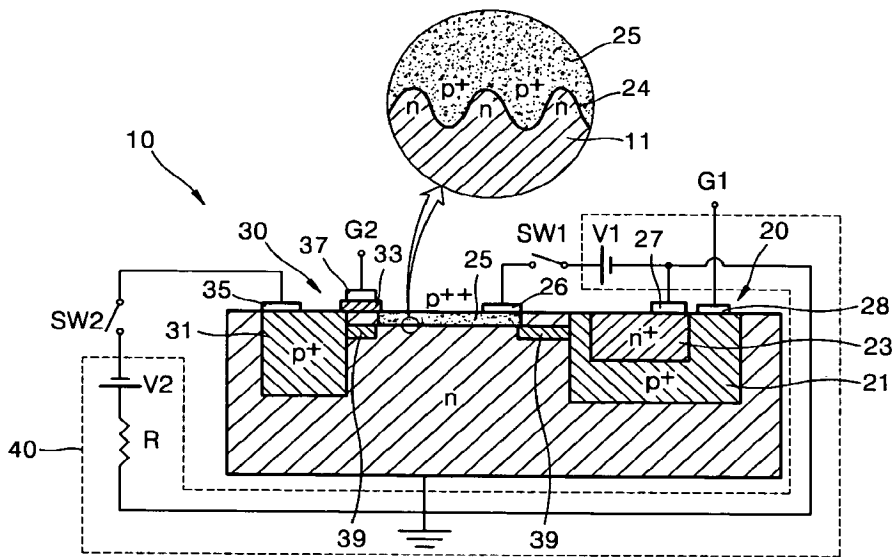
제32항에 있어서, 광무선 리모콘을 이용하여, 화면 내에 정보를 입력하거나, 메뉴
의 선택이 가능하도록 마련되어, 디지털 텔레비전에 사용되는 것을 특징으로 하는 광신
호 입출력장치.

【도면】

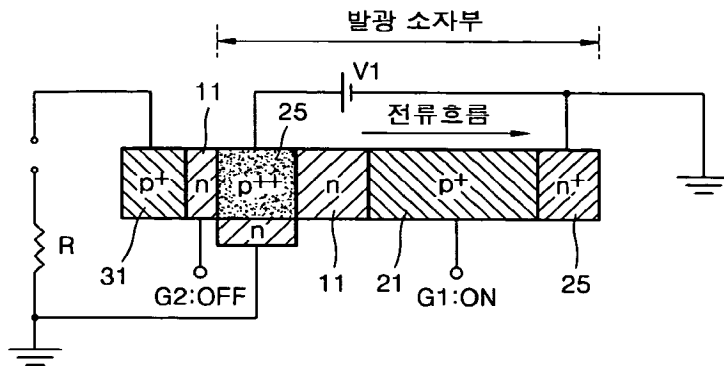
【도 1】



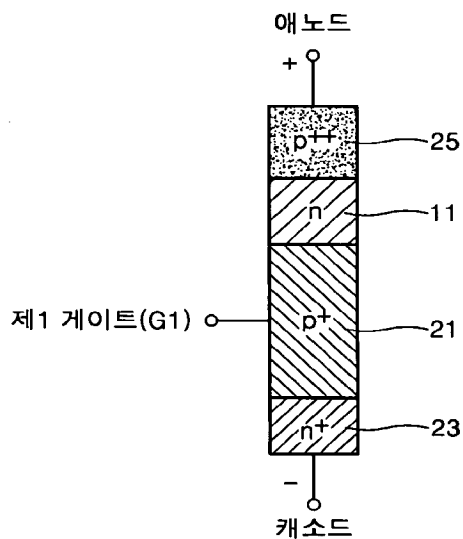
【도 2】



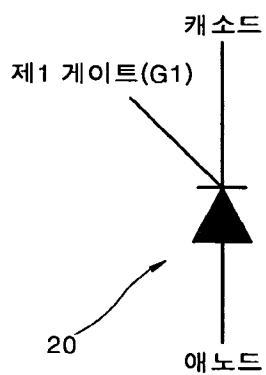
【도 3】



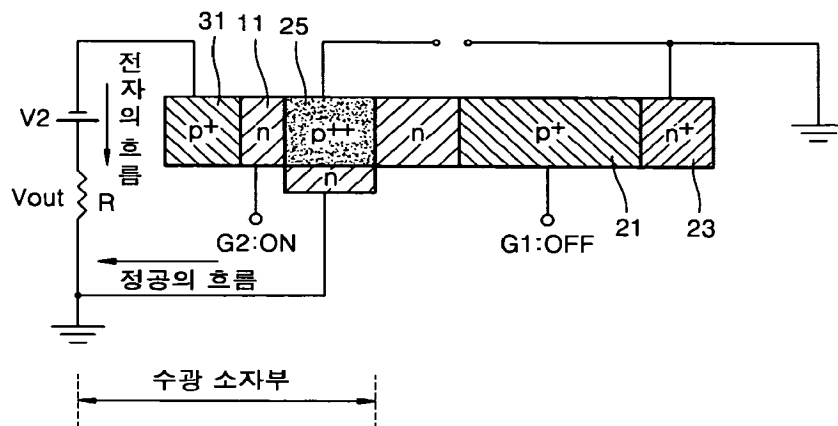
【도 4】



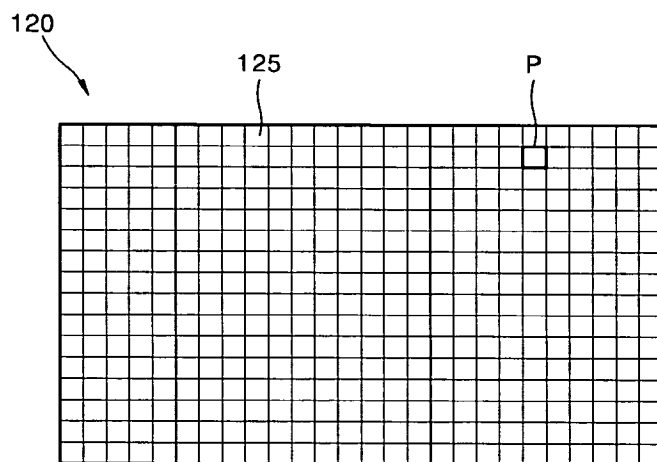
【도 5】



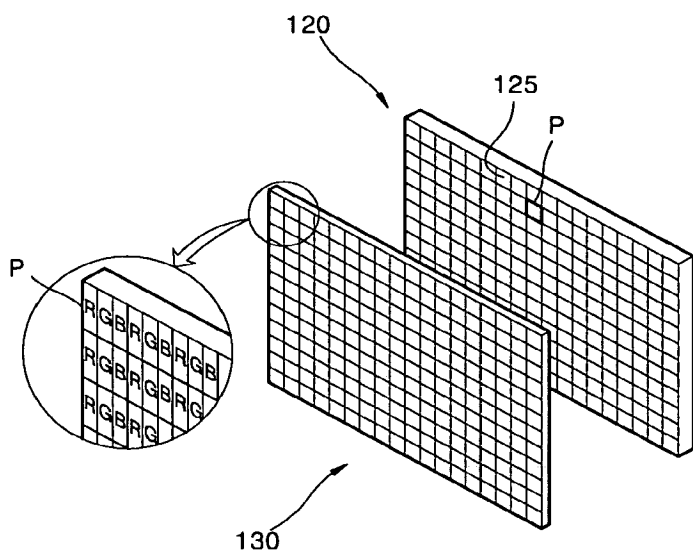
【도 6】



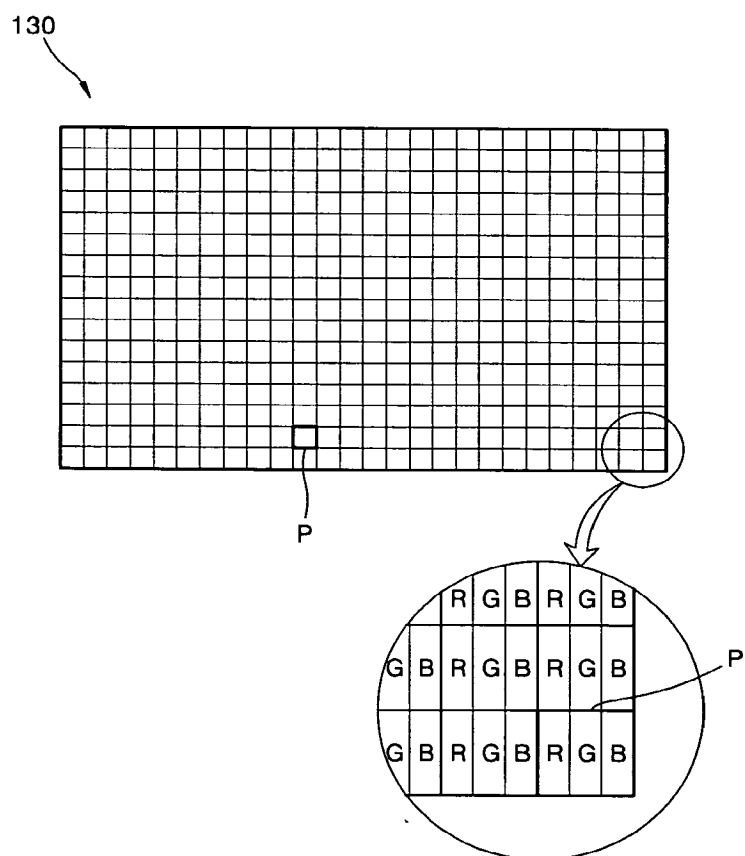
【도 7】



【도 8】

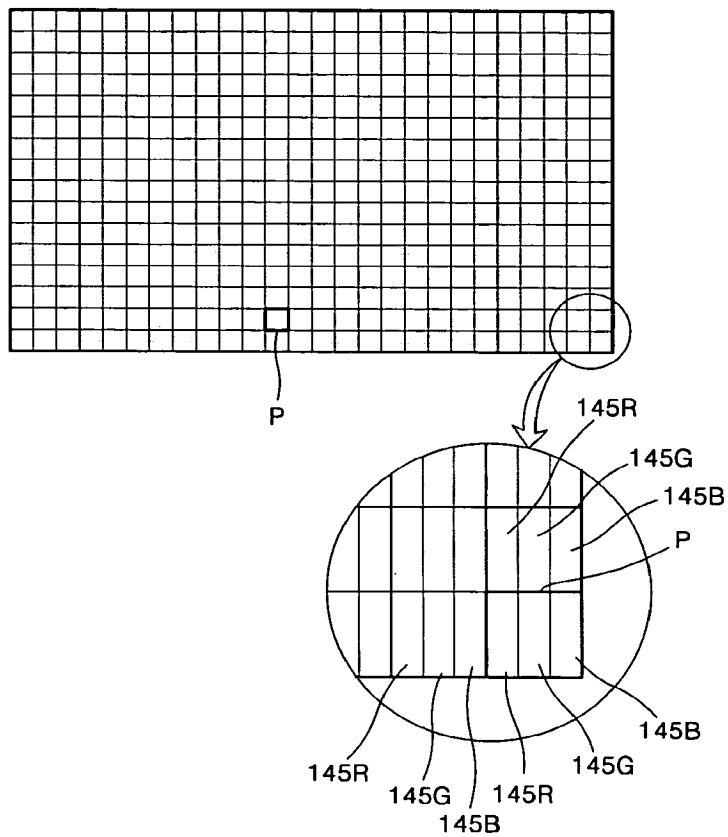


【도 9】



【도 10】

140



【도 11】

150

